

# ABSTRACT

I dispositivi elettronici organici stanno vivendo un periodo di grande interesse scientifico nel campo delle applicazioni dove le limitazioni del silicio semiconduttore li rendono inadatti. Le innumerevoli proprietà dei materiali organici aprono nuove frontiere della ricerca; alcuni esempi di applicazioni sono: display flessibili, tessuti intelligenti, nuovi apparecchi di illuminazione e imballaggi intelligenti. Inoltre, un'interessante attrattiva risiede nel ridotto impatto ambientale. I materiali organici forniscono anche una fonte d'ispirazione per sempre nuove applicazioni supportati da continui sforzi di caratterizzazione, fabbricazione, sintesi e design da parte del mondo della ricerca.

Questa attività di tesi vuole contribuire alla comprensione delle proprietà dei transistori organici a film sottile (OTFTs) da soluzione che utilizzano un semiconduttore di tipo n. Questi dispositivi sono l'elemento di base dei circuiti di pilotaggio, in cui i transistori a canale n risultano ancora poco compresi. Durante l'attività di dottorato, si è dunque analizzato l'effetto dei trattamenti superficiali all'interfaccia tra lo strato dielettrico SiO<sub>2</sub> e il semiconduttore organico per migliorare le prestazioni dei OTFTs. Questi transistori, che sono fabbricati impiegando una specifica combinazione di trattamenti prima della deposizione del semiconduttore solubile, sono studiati per analizzare il rapporto che intercorre tra i trattamenti superficiali e i parametri elettrici dei dispositivi; in modo da calcolare una o più variabili in grado di adattare le condizioni dei trattamenti alle prestazioni del dispositivo.

I dispositivi sono fabbricati usando come semiconduttore il [6,6]-phenyl-C71-butyric acid methyl ester (PC<sub>70</sub>BM) depositato con la tecnica del drop casting su uno strato di SiO<sub>2</sub> su cui è stato precedentemente effettuata una combinazione del trattamento di pulizia con raggi ultravioletti e ozono (UV/O<sub>3</sub>) ed un monostrato auto-assemblato (SAM, self-assembled monolayer). L'esametildisilazano (HMDS) è il SAM utilizzato, questo è depositato a tre diverse temperature, 7 ° C, 25 ° C e 60 ° C. Il trattamento di pulizia UV/O<sub>3</sub> permette di rimuovere i contaminanti organici sulla superficie dielettrica, grazie alla formazione di gruppi ossidrilici (-OH) generate dall'ambiente UV/O<sub>3</sub>. Mentre l'HMDS può ridurre le trappole indotte dai gruppi Si-OH sull'isolante di gate rendendo tale strato di tipo idrofobo. In questo lavoro, è stato osservato che le diverse temperature di deposizione del SAM sono in grado di produrre superfici con diverso carattere idrofobico che comportano differenti prestazioni elettriche dei dispositivi.

Le tecniche di analisi utilizzate per osservare gli effetti dei trattamenti sono stati: la misura di angolo di contatto, immagini AFM del semiconduttore organico, caratterizzazione statica  $I$  vs.  $V$  e misure di spettroscopia di ammettenza.

Uno sforzo particolare è stato fatto per valutare la presenza di stati elettronici di trappola nei transistor organici a film sottile di tipo n in configurazione bottom-gate bottom-contact (BG-BC), per i quali si propone un nuovo e accurato circuito elettrico equivalente, che è in grado di modellare le proprietà del semiconduttore e del canale conduttivo, attraverso il calcolo della densità degli stati trappola e la resistenza di canale.

Dall'analisi effettuata, i transistor trattati a temperatura di 25 ° C hanno mostrato una elevata rugosità, una superficie dello strato semiconduttore molto disomogenea e un più alto grado idrofobicità della superficie SiO<sub>2</sub> rispetto ai transistor trattati a 7 ° C e 60 ° C. Probabilmente, questo risultato è dovuto all'azione chimica dei gruppi silanici terminali che sono più efficaci durante i processi a temperatura più alta e più bassa in esame. Il miglioramento dell'energia superficiale che ne consegue, crea dunque una più efficace crescita del semiconduttore organico sullo strato isolante di gate.

Dalle misure DC, si osserva che i campioni trattati a temperatura di 60°C per la deposizione di HMDS hanno mostrato le migliori prestazioni elettriche, ovvero la più alta mobilità elettronica,  $13 \cdot 10^{-3} \text{ cm}^2/\text{Vs}$ , e la minima tensione di soglia, 12.0 V.

Inoltre, le densità degli stati trappola, calcolati dalle misure di ammettenze e dal circuito equivalente, mostrano il valore minimo delle trappole per i dispositivi trattati a 60°C rispetto ad altri dispositivi, circa  $1.48 \cdot 10^{16} \text{ cm}^{-3} \text{ eV}^{-1}$ .

In conclusione, in questo lavoro di tesi è stato studiato l'effetto del trattamento di deposizione HMDS sul comportamento del PC<sub>70</sub>BM per OTFTs in configurazione BG-BC. In particolare, la temperatura del processo HMDS influenza la qualità del film semiconduttore e le prestazioni dei dispositivi. L'idrofobicità della superficie dielettrica, indotto dal processo HMDS a 60°C, porta ad un incremento della qualità dei film PC<sub>70</sub>BM, con strati omogenei e una ridotta quantità di trappole, realizzando dei OTFTs con le migliori

prestazioni. Questo risultato ha permesso di sviluppare per la prima volta un modello elettrico per OTFT di tipo n in architettura BG-BC attraverso un circuito equivalente a parametri concentrati che riproduce il comportamento in regime AC dei transistor a film sottile.